



Rapporti Tecnici INAF INAF Technical Reports

Number	169
Publication Year	2022
Acceptance in OA@INAF	2022-07-05T15:08:43Z
Title	Relazione tecnica sulla PSU board (Power Supply Unit) del CubeSat HERMES (High Energy Rapid Modular Ensemble of Satellites): Struttura e circuito implementato per le linee di alimentazione della BEE.
Authors	NOGARA, PAOLO, SOTTILE, Giuseppe
Affiliation of first author	IASF Palermo
Handle	http://hdl.handle.net/20.500.12386/32457 , https://doi.org/10.20371/INAF/TechRep/169

Relazione tecnica sulla PSU board (Power Supply Unit) del CubeSat HERMES (High Energy Rapid Modular Ensemble of Satellites): Struttura e circuito implementato per le linee di alimentazione della BEE.

Descrizione sull'implementazione del controllo delle linee di alimentazione per la BEE da parte della PSU board (3V3_BEE e 5V0_BEE).

Paolo Nogara*, Giuseppe Sottile*

*IASF-INAF di Palermo – Palermo (PA)

Sommario

Prefazione.....	3
Capitolo 1: Schema a blocchi delle linee di alimentazione della BEE: 3V3_BEE e 5V0_BEE.	4
3V3_BEE.....	5
5V0_BEE.....	5
Capitolo 2: Dallo schema a blocchi allo schema elettrico	6
3V3_BEE.....	6
5V0_BEE.....	7
Capitolo 3: Realizzazione schede e test di funzionamento	11
Capitolo 4: Conclusioni	13
Bibliografia.....	13

Prefazione

Con questo documento si vuole dare una descrizione dettagliata delle scelte progettuali che sono state fatte per la realizzazione del circuito relativo la scheda PSU (Power Supply Unit) dei CubeSat del progetto HERMES. In particolare verranno descritte le linee 3V3-BEE e 5V0-BEE.

Di seguito verrà descritta la struttura del seguente documento.

Nel **Capitolo 1** si riportano gli schemi a blocchi delle linee di alimentazione 3V3_BEE e 5V0_BEE. Si descriveranno la struttura e le funzionalità delle varie sezioni.

Nel **Capitolo 2** si descrivono gli schemi elettrici con cui si sono implementati i blocchi descritti nel Capitolo 1.

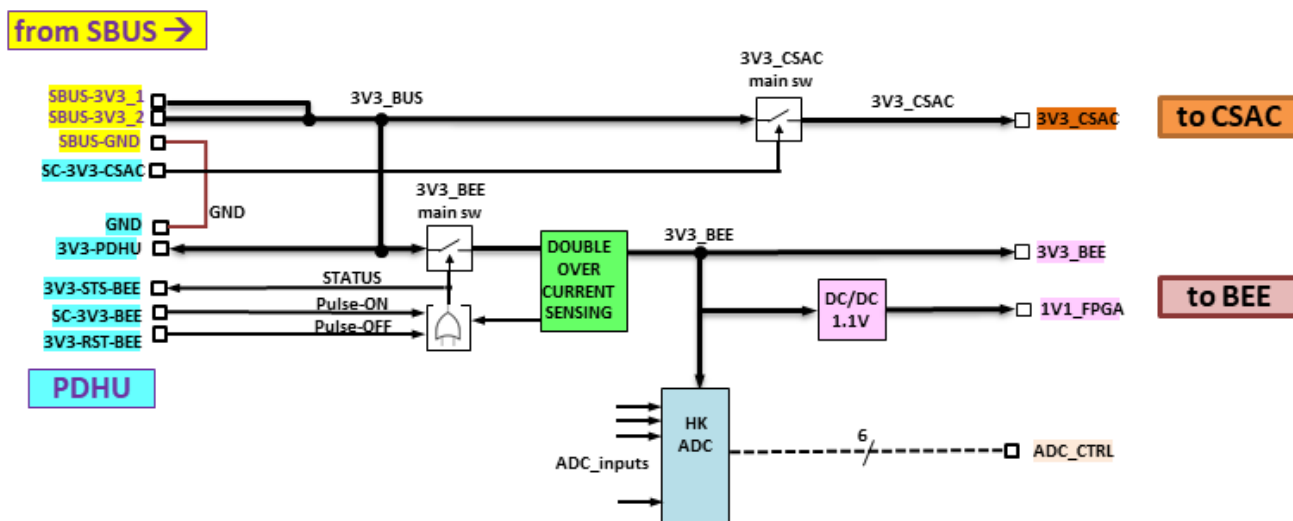
Nel **Capitolo 3** si descrivono le board realizzate, ed i setup implementati, per verificare il funzionamento dei circuiti che costituiscono le varie sezioni dello schema a blocchi della PSU. Si riportano pure gli andamenti e i risultati delle grandezze d'interesse.

Nel **Capitolo 4** si riportano le conclusioni e le osservazioni sui circuiti realizzati ed alle relative acquisizioni.

Capitolo 1: Schema a blocchi delle linee di alimentazione della BEE: 3V3_BEE e 5V0_BEE.

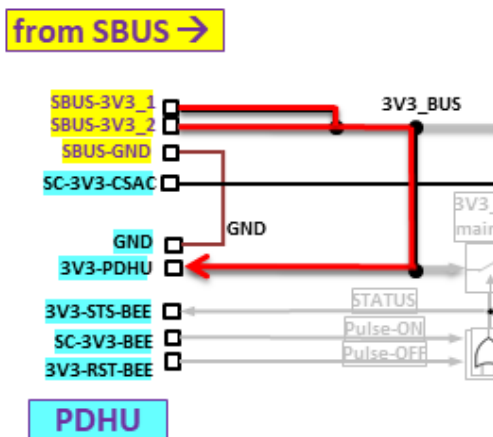
Con la PSU si devono fornire le tensioni necessarie al funzionamento del *Payload*. Tali tensioni provengono dal BUS di satellite e devono essere opportunamente indirizzate alle varie sezioni del *Payload*.

Di seguito si riporta lo schema a blocchi della linea 3V3 da cui si alimenta anche la BEE (*Back-End Electronic*):



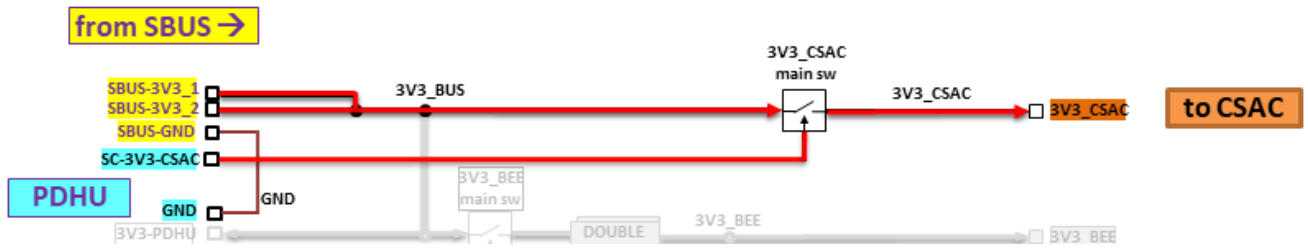
Nello schema a blocchi si sono riportate le varie sezioni che vengono alimentate dal BUS di satellite 3V3 (SBUS-3V3 nello specifico) riportato con le etichette in giallo, in alto a sinistra.

Di seguito si evidenzia la sezione che alimenta la PDHU (*Payload Data Handling Unit*), la quale viene alimentata non appena vengono forniti i 3V3 su SBUS:



Una volta alimentata la PDHU, si possono controllare i "3V3 main sw" che apportano le tensioni di SBUS alle relative linee della PSU. Gli switches di BUS sono generalmente controllati mediante una logica a livelli (per la 12V0, 5V0_FEE, 5V0_BEE e 3V3_CSAC), l'unica eccezione viene fatta per lo switch di BUS 3V3-BEE che viene controllato mediante impulsi.

Di seguito si evidenzia la sezione che alimenta la sezione 3V3_CSAC, ossia la sezione che fornisce l'alimentazione all'orologio atomico presente sulla scheda BEE.



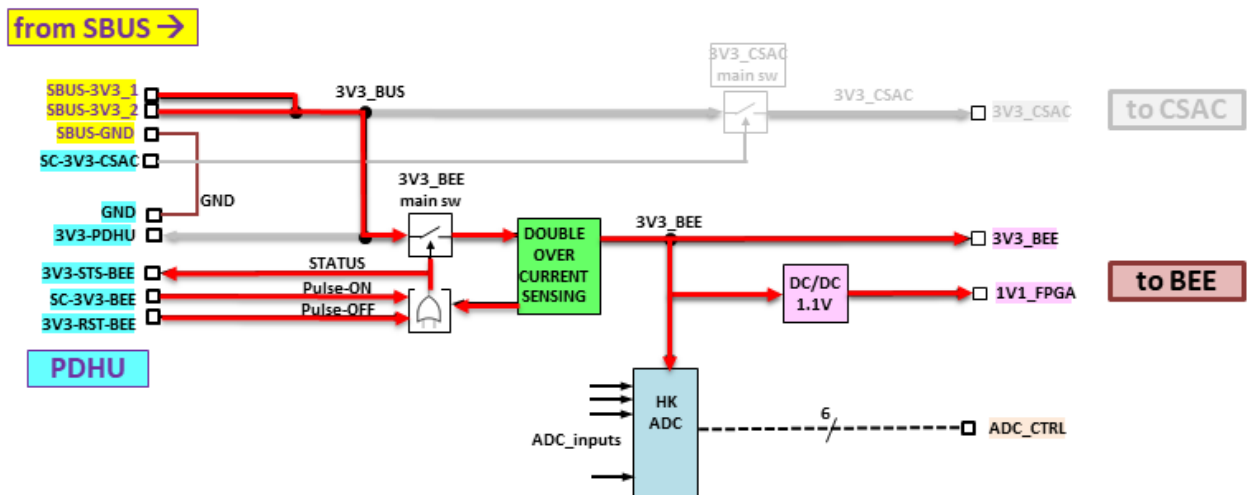
Questa sezione, come tutti gli switch di BUS, viene controllata dalla PDHU. Tale linea non è sottoposta ad un controllo di OC (*Over Current*) in quanto il CSAC (*Chip Scale Atomic Clock*) [1] è considerato l'unico componente *Radiation hardened*

3V3_BEE

Il controllo delle varie linee della PSU è attuato dalla BEE in funzione dei comandi inviati dalla PDHU. Come tutte le altre board del payload la BEE è inizialmente spenta, la PDHU deve quindi provvederne all'accensione.

Questa sezione è costituita solamente da uno switch di BUS controllato ad impulsi e da un blocco di *Over Current Sensing* implementato con due *INA301-Q1* che monitorano la stessa R_{sense} . I due integrati vengono alimentati a valle dello stesso resistore che monitorano (vedi [2]).

Di seguito si riporta lo schema del BUS dei 3V3 in cui si è evidenziata la sezione relativa alla 3V3_BEE:

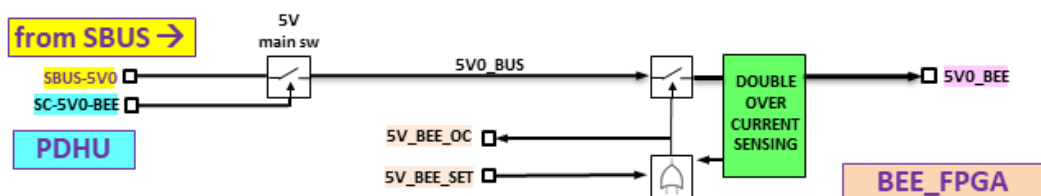


Si può notare che nella sezione dei 3V3_BEE, oltre ad alimentare l'ADC degli *Housekeeping* (HK) e la sezione 3V3 della BEE, è presente un DC-DC (LMZ30602RKGR [3]) mediante il quale si genera la tensione 1V1 utilizzata per alimentare un banco della FPGA sulla BEE.

5V0_BEE

Questa sezione è costituita da uno switch di BUS controllato dalla PDHU, da uno switch di linea controllato dalla BEE e da un blocco di *Over Current Sensing* implementato con due *INA301-Q1* [4] che monitorano la stessa R_{sense} . I due integrati vengono alimentati a valle dello stesso resistore che monitorano [2].

Di seguito si riporta lo schema a blocchi di questa sezione:

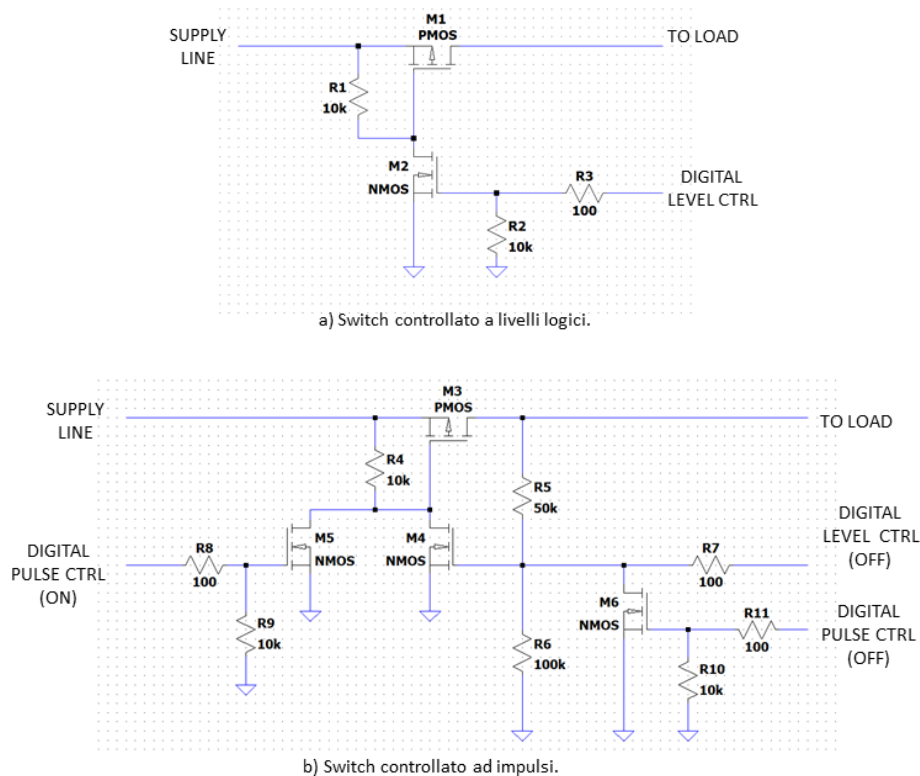


Con questa sezione a 5V0 vengono alimentati tutti gli integrati presenti sulla BEE che acquisiscono i segnali analogici in uscita dalla FEE, nello specifico sono dei micro moduli di acquisizione (ADAQ7980 [5]).

Capitolo 2: Dallo schema a blocchi allo schema elettrico

Come si è visto dagli schemi a blocchi riportati nel precedente capitolo, per gli switches di BUS della linea 3V3_BEE e della linea 5V0_BEE, è la PDHU ad inviare i comandi di accensione/spegnimento. Questi comandi vengono implementati in modo diverso a seconda della struttura dello switch da controllare.

Per chiarezza di seguito si riportano le due strutture dei circuiti con cui si sono implementati gli switches:



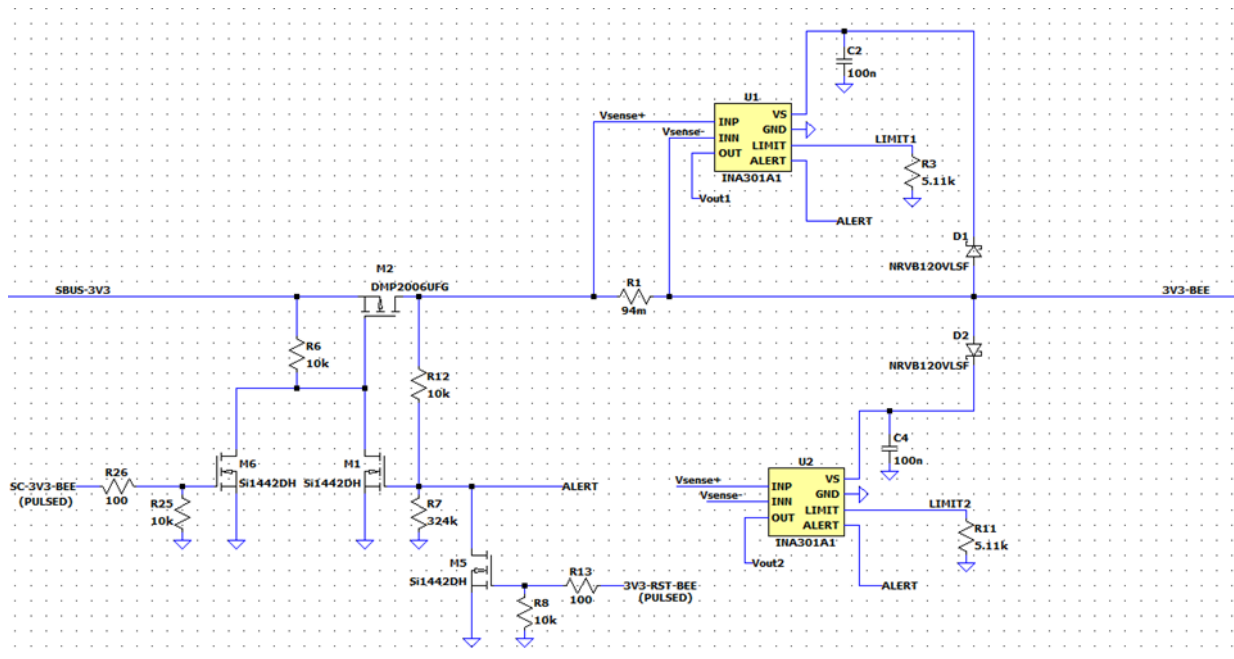
Per la logica di funzionamento si rimanda al precedente report [2].

Per l'implementazione della struttura degli switches, e relativi controlli, si è tenuto conto della necessità di mantenere alimentata la linea in questione anche senza il controllo da parte della BEE/PDHU. Il controllo degli switches nei circuiti che verranno descritti di seguito, a differenza di quanto fatto nel precedente report [2], è stato implementato mediante la BEE quindi non sarà più utilizzato il monostabile.

3V3_BEE

Della sezione 3V3_BEE si descriveranno i circuiti con cui si sono implementati i blocchi dello switch di linea, del *Current Sensing* e del blocco OR-logico.

Di seguito si riporta il circuito implementato:



Come condizione iniziale si supponga sia tutto disalimentato. Anche se si fornissero i 3V3 mediante SBUS-3V3, il MOS-p (M2) non entra in conduzione ($|V_{GS}| < |V_{GS(th)}|$) e conseguentemente anche ciò che sarà a valle di M2 resterà disalimentato.

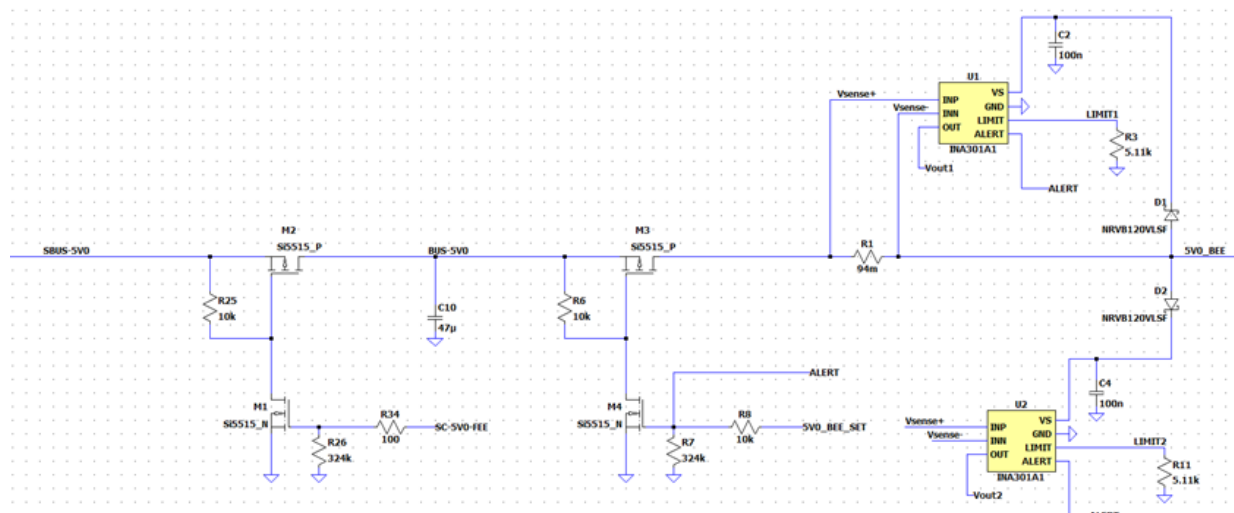
Per alimentare la linea 3V3-BEE, la PDHU deve inviare un impulso alto al gate di M6 mediante il pin SC-3V3-BEE. In corrispondenza dell'impulso avremo che M2 inizierà a condurre ($|V_{GS}| > |V_{GS(th)}|$) e quindi si alimenta la sezione 3V3_BEE. Una volta alimentata questa sezione avremo che la conduzione di M2 verrà mantenuta da M1 mediante il partitore R12-R7.

Con la conduzione di M2 si alimentano anche gli INA301-Q1 che permettono il monitor della corrente di linea, inoltre permettono di riaprire la linea al verificarsi di una condizione di OC.

L'apertura della linea al verificarsi di una condizione di OC così descritta avrà luogo soltanto se M6 viene controllata con degli impulsi. Se si dovesse mantenere alto il pin SC-3V3-BEE si eluderebbe il controllo di M1 mediante l'ALERT degli INA301-Q1, infatti M2 verrebbe mantenuto in conduzione da M6. Eludendo il controllo di M1 si rischia di continuare ad alimentare il carico in una condizione potenzialmente dannosa per il carico stesso.

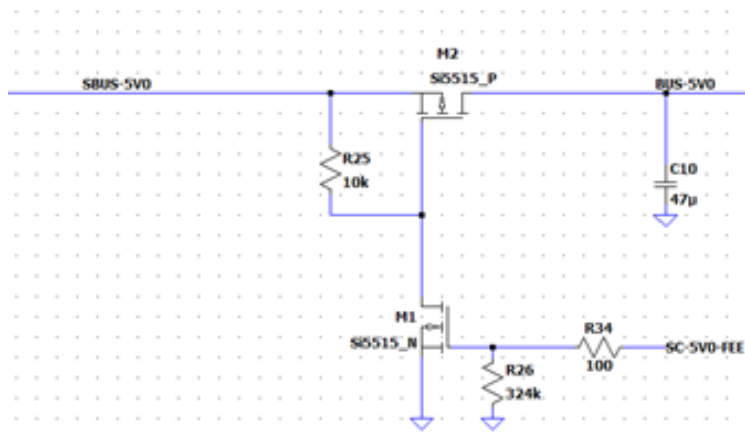
5V0_BEE

In questa sezione si hanno due switches da controllare: uno pilotato dalla PDHU ed uno pilotato dalla BEE. Di seguito si riporta il circuito implementato:



Si precisa che a valle del primo switch si alimentano anche altre sezioni della PSU che verranno trattate in altri documenti/report. Dato che il BUS di satellite è uno solo, ci sarà un solo switch di BUS e la tensione a valle di questo primo switch verrà chiamata BUS_5V0.

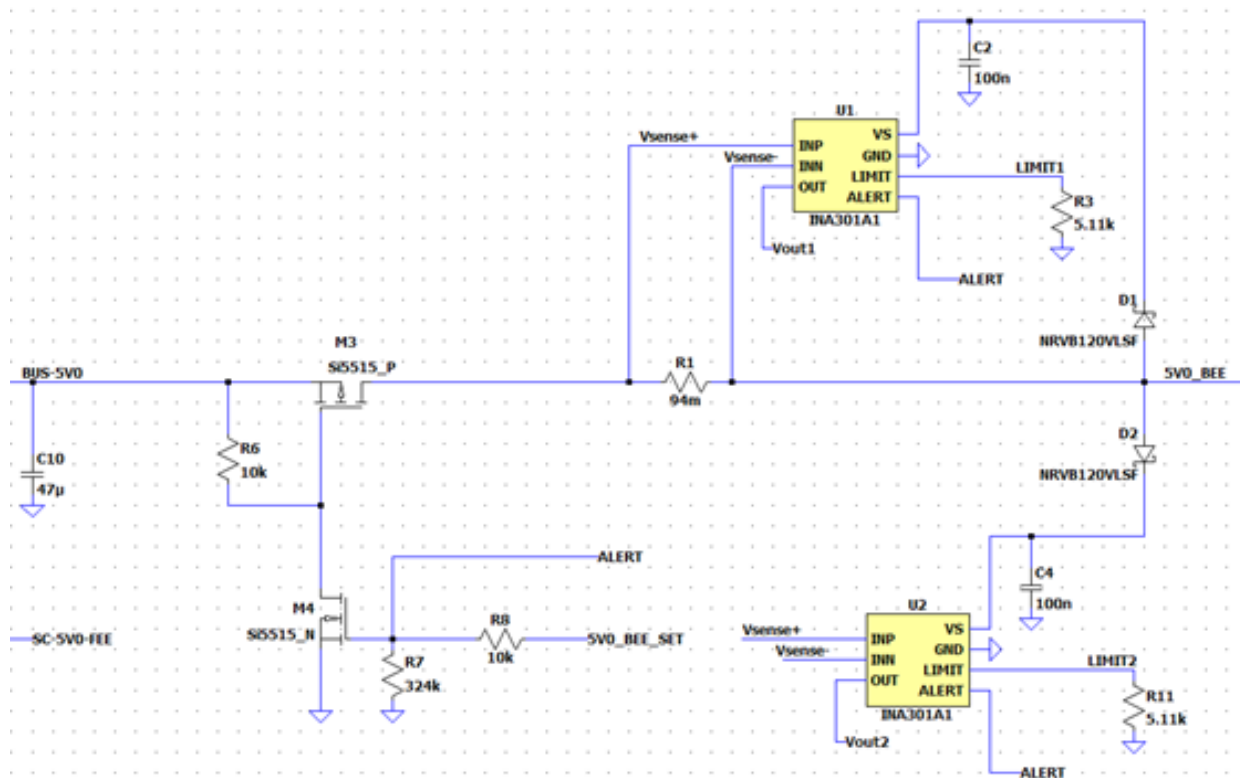
Per rendere più facile la lettura dei riferimenti sul circuito, di seguito si riporta lo zoom del primo switch:



Come condizione iniziale si supponga che sia tutto disalimentato.

Anche se si forniscono i 5V0 mediante SBUS-5V0, il MOS-p (M2) non entra in conduzione grazie al resistore di pull-up R25 ($|V_{GS}| < |V_{GS(th)}|$), conseguentemente anche ciò che sarà a valle di M2 resterà disalimentato.

Per controllare il primo switch la PDHU deve portare, e mantenere, alto il pin SC-5V0-FEE. Così facendo M1 inizierà a condurre portando bassa anche la tensione al gate di M2. Anche M2 allora inizierà a condurre ($|V_{GS}| > |V_{GS(th)}|$) facendo sì che i 5V siano forniti alla sezione BUS_5V0.



Come appena visto per il primo switch, anche se sono presenti i 5V0 alla sezione BUS-5V0, il MOS-p (M3) non entra in conduzione grazie al resistore di pull-up R6 ($|V_{GS}| < |V_{GS(th)}|$) e conseguentemente anche ciò che sarà a valle di M2 resterà disalimentato. La BEE deve portare, e mantenere, alto il pin *5V0_BEE_SET*. Così facendo M4 inizierà a condurre portando bassa anche la tensione al gate di M3. M3 allora inizierà a condurre ($|V_{GS}| > |V_{GS(th)}|$) facendo sì che i 5V siano forniti alla sezione 5V0_BEE. Con la conduzione di M3 si alimentano anche gli *INA301-Q1* che permettono il monitor della corrente di linea, inoltre permettono di riaprire la linea al verificarsi di una condizione di OC.

Il livello della tensione al gate di M4 viene settato dalla BEE e quando è basso perché gli *INA301-Q1* rilevano una condizione di OC, anche la BEE porterà basso il pin *5V0_BEE_SET*.

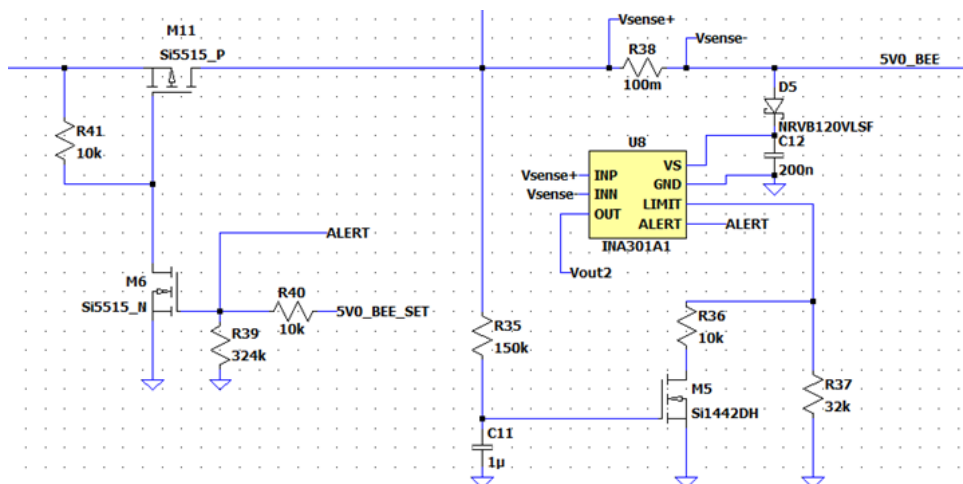
Se così non fosse si innescherebbe “un’oscillazione” sulla sezione 5V0_BEE. Tale “oscillazione” sarebbe data dal susseguirsi delle seguenti condizioni:

1. Gli *INA301-Q1* rivelano la condizione di OC e portano bassa la tensione al gate di M4 che si interdirà e farà a sua volta interdire M3;
2. Una volta che M3 si interdice verranno meno i 5V che alimentano gli *INA301-Q1*. La tensione al gate di M4 resterà bassa finché gli *INA301-Q1* sono accesi;
3. Appena gli *INA301-Q1* si spengono la tensione al gate di M4 verrà portata alta dal pin *5V0_BEE_SET* facendo condurre nuovamente sia M4 che M3. Si alimenta nuovamente il carico di 5V0_BEE ed anche gli *INA301-Q1* che riveleranno nuovamente la condizione di OC. Si ritorna quindi alla condizione descritta nel punto 1 facendo ripetere anche gli altri punti.

Considerando che i 5V alla sezione BUS_5V0 siano mantenuti, questa oscillazione sarà sostenuta finché il pin *5V0_BEE_SET* sarà mantenuto alto.

Si era avuto un altro problema dovuto alla corrente di spunto necessaria a caricare le capacità di carico. Questa corrente veniva rilevata dagli *INA301-Q1* che comandavano l’apertura della linea. Per risolvere questo inconveniente si è inserita una rete ritardatrice, per ogni *INA301-Q1*, in modo di settare una soglia d’intervento più alta inizialmente ed a regime avere la soglia d’intervento desiderata.

Di seguito si riporta lo schema relativo ad uno degli *INA301-Q1* in cui è stata aggiunta la rete ritardatrice:



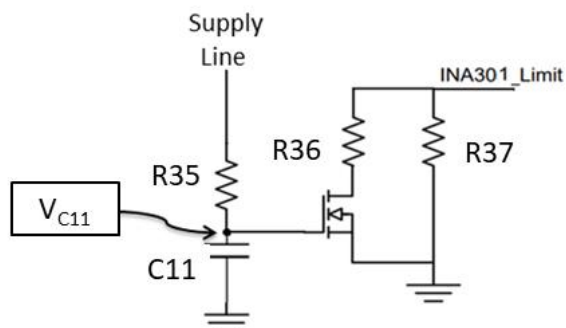
Come si vede la rete ritardatrice è costituita da una rete RC (R35 e C11), un NMOS (M5: Si1442DH [6]) e due resistori (R36 ed R37).

Come condizione iniziale si supponga tutto sia disalimentato e le capacità sono scariche.

Quando si chiude lo switch M11 si inizia ad alimentare il carico e gli *INA301-Q1*, la cui soglia d'intervento iniziale è settata mediante il resistore R37. Questo perché C11 si deve ancora caricare e, finché la tensione ai suoi capi sarà inferiore alla $V_{GS(th)}$, si avrà una soglia iniziale più alta.

Non appena $V_{C11} > V_{GS(th)}$, M5 inizierà a condurre e la soglia d'intervento sarà settata dal parallelo dei resistori a R36-R37.

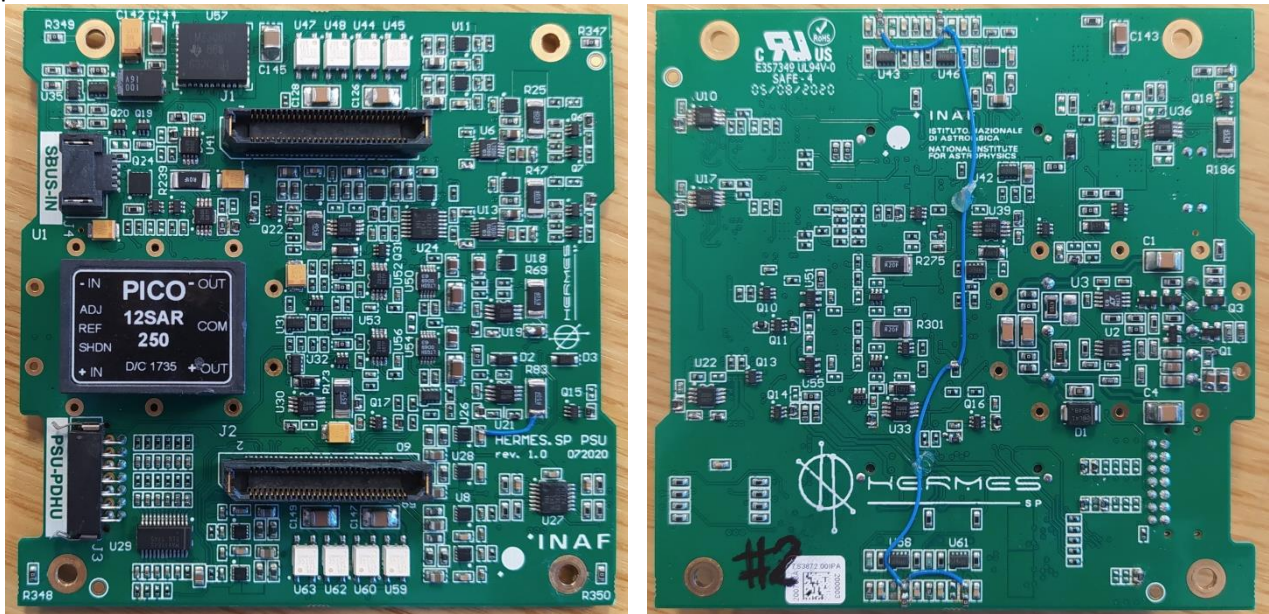
Di seguito si riporta una tabella riassuntiva:



PARAMETER	RESISTANCE	COMMENT
$V_{C11} \rightarrow \text{Low}$	R37	High current limit, supports inrush current
$V_{C11} \rightarrow \text{High}$	$R36 \parallel R37$	Actual load current limit

Capitolo 3: Realizzazione schede e test di funzionamento

Delle sezioni 3V3_BEE e 5V0_BEE sono state assemblate manualmente delle boards prototipali contenenti le singole linee. Una volta verificato il corretto funzionamento delle varie sezioni si sono realizzate delle boards della PSU in cui sono contenute tutte le linee: 12V0, 5V0 e 3V3. Di seguito si riportano il fronte ed il retro della PSU:



Testando la scheda si è visto che per un errore di nomenclatura nel progetto del PCB alcune sezioni non sono state connesse e quindi si è provveduto a connettere queste sezioni con dei fili (come si può vedere nell'immagine di destra).

Delle altre linee si parlerà in altri documenti/report per descrivere al meglio il funzionamento delle varie sezioni.

Relativamente alla linea 3V3_BEE di seguito si riporta l'andamento della tensione di linea (in giallo) e della tensione ai pin di *LIMIT* (tensione delle soglie d'intervento) degli *INA301-Q1* (in ciano e fuxia):



Dagli andamenti si vede che la variazione delle soglie d'intervento permette l'accensione della linea senza che venga rilevata la condizione di OC.

Relativamente alla linea 5V0_BEE si è verificato il funzionamento ma non sono state fatte acquisizioni vista l'analogia con la rete 3V3-BEE.

Tutti i test sono stati eseguiti connettendo dei carichi resistivi di valore compatibile al power budget previsto per la singola linea previsto da progetto.

Capitolo 4: Conclusioni

I test relativi alle linee 3V3_BEE e 5V0_BEE sono stati effettuati saldando dei fili direttamente sulla board della PSU per alimentare le singole sezioni da testare, inoltre le singole linee sono state testate con dei resistori che facevano circolare una corrente equivalente a quella richiesta dai carichi nominali.

Verificati i funzionamenti dei circuiti della PSU si è effettuata la connessione della BEE board e si sono rimossi i fili superflui lasciando connessi solamente i carichi nominali.

Si è verificata la corretta accensione della BEE e si è poi testato il funzionamento della PSU con i comandi di controllo inviati da BEE. La struttura degli switches associata al controllo della BEE ha permesso di ottenere il funzionamento desiderato. Inducendo delle condizioni di OC tramite la connessione di un carico noto in parallelo al carico nominale [2], si è visto che la BEE (o gli *INA301-Q1*) pilota in maniera corretta gli switches delle varie linee evitando così che si innescino delle oscillazioni ed inoltre si evita il carico si possa danneggiare.

Nel caso intervengano gli *INA301-Q1* della linea 3V3_BEE si perderà il controllo di tutti gli switches controllati dalla BEE. In tale prospettiva si sono adottate strutture alternative per quegli switches che devono continuare a condurre in assenza di un controllo da parte della BEE. Inoltre si è messa a punto una procedura d'accensione e controllo che permette di gestire l'apertura/chiusura in maniera ottimale e sicura.

Bibliografia

- [1] Microsemi, «Chip Scale Atomic Clock (CSAC),» Microsemi, [Online]. Available: <https://www.microsemi.com/product-directory/clocks-frequency-references/3824-chip-scale-atomic-clock-csac>.
- [2] G. S. Paolo Nogara, «Relazione tecnica sulla PSU board (Power Supply Unit) del CubeSat HERMES (High Energy Rapid Modular Ensemble of Satellites): Struttura e circuito implementato per la generica linea di alimentazione sulla PSU.,» Open Access INAF, 2022.
- [3] T. Instrument, «LMZ30602 data sheet, Product Info and Support,» Texas Instrument, [Online]. Available: <https://www.ti.com/product/LMZ30602>.
- [4] T. Instrument, «INA301-Q1 data sheet, product info and support,» Texas Instrument, [Online]. Available: <https://www.ti.com/product/INA301-Q1>.
- [5] A. Devices, «ADA7980 Datasheet and Product Info,» Analog Devices, [Online]. Available: <https://www.analog.com/en/products/adaq7980.html>.
- [6] Vishy, «Si1442-DH N- Channel 12V (D-S) MOSFET,» Vishay, [Online]. Available: <https://www.vishay.com/en/product/63772/>.